

EXPRESS MAIL NO. EL 746 759 471 US

DATE OF DEPOSIT 2/5/02

#3

1000 U.S. PTO  
10/068240  
02/05/02

Our File No. 9281-4268  
Client Reference No. J US00120

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Application of: )  
Katsuji Suzuki )  
Serial No. To Be Assigned )  
Filing Date: Herewith )  
For: Frame Synchronizing Signal Detecting )  
Method for Reducing Occurrence of Error )  
Synchronization Before Link of Frame )  
Synchronizing Signal is Established )

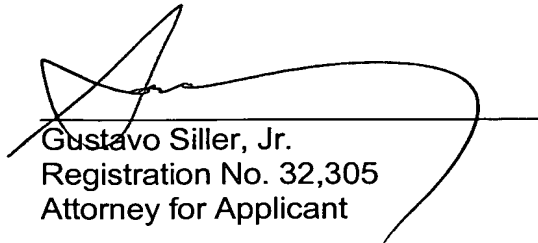
**SUBMISSION OF CERTIFIED COPY OF PRIORITY DOCUMENT**

Commissioner for Patents  
Washington, D.C. 20231

Dear Sir:

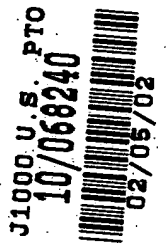
Transmitted herewith is a certified copy of priority document Japanese Patent Application No. 2001-033992, filed February 9, 2001 for the above-named U.S. application.

Respectfully submitted,

  
Gustavo Siller, Jr.  
Registration No. 32,305  
Attorney for Applicant

BRINKS HOFER GILSON & LIONE  
P.O. BOX 10395  
CHICAGO, ILLINOIS 60610  
(312) 321-4200

日 本 国 特 許 庁  
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2001年 2月 9日

出 願 番 号  
Application Number:

特願2001-033992

出 願 人  
Applicant(s):

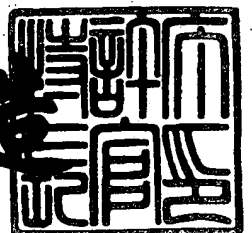
アルプス電気株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2001年10月26日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



【書類名】 特許願

【整理番号】 A6672

【提出日】 平成13年 2月 9日

【あて先】 特許庁長官殿

【国際特許分類】 H04B 7/26

【発明の名称】 フレーム同期信号検出方式

【請求項の数】 2

【発明者】

【住所又は居所】 東京都大田区雪谷大塚町1番7号 アルプス電気株式会社  
社内

【氏名】 鈴木 勝二

【特許出願人】

【識別番号】 000010098

【氏名又は名称】 アルプス電気株式会社

【代理人】

【識別番号】 100078134

【弁理士】

【氏名又は名称】 武 顕次郎

【電話番号】 03-3591-8550

【選任した代理人】

【識別番号】 100093492

【弁理士】

【氏名又は名称】 鈴木 市郎

【選任した代理人】

【識別番号】 100087354

【弁理士】

【氏名又は名称】 市村 裕宏

【選任した代理人】

【識別番号】 100099520

【弁理士】

【氏名又は名称】 小林 一夫

【手数料の表示】

【予納台帳番号】 006770

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 フレーム同期信号検出方式

【特許請求の範囲】

【請求項 1】 少なくとも高周波信号を送受信する送受信部と、前記高周波信号とベースバンド信号との間で相互変換する変復調部と、前記ベースバンド信号を処理するベースバンド信号処理部とからなり、前記ベースバンド信号処理部にフレーム同期信号検出部を有するデータ多重送受信機であって、前記フレーム同期信号検出部は、受信データに含まれるフレーム同期信号を検出する際に、フレーム同期リンクが確立される前のフレーム同期信号の検出精度を高く設定し、前記フレーム同期リンクが確立され後のフレーム同期信号の検出精度を前記検出精度よりも低く設定していることを特徴とするフレーム同期信号検出方式。

【請求項 2】 前記フレーム同期信号検出部は、受信データを一時格納するシフトレジスタと、フレーム同期信号を格納するフレーム同期信号格納部と、前記シフトレジスタから抽出したフレーム同期信号と前記フレーム同期信号発生部から出力されたフレーム同期信号の一致を検出する比較部と、前記比較部の一致出力をカウントするカウンタと、前記カウンタのカウンタ値によってフレーム同期信号の検出精度を高くまたは低く設定する検出精度設定部と、前記受信データから前記検出精度設定部で設定した検出精度によってフレーム同期信号を検出するフレーム同期信号検出信号出力部とを備えていることを特徴とする請求項 1 に記載のフレーム同期信号検出方式。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、フレーム同期信号（ユニークワード）検出方式に係り、特に、データ多重送受信機に用いられ、フレーム同期信号のリンク確立前、フレーム同期信号の検出精度を高くして安定なリンク確立を達成し、フレーム同期信号のリンク確立後、フレーム同期信号の検出精度を低くしてノイズや外乱等に基づく未検出の発生を抑えたフレーム同期信号検出方式に関する。

【0002】

## 【従来の技術】

一般に、データ多重送受信機においては、各データパケットに収容されるデータの先頭に特定のビットパターンを有するフレーム同期信号（ユニークワードまたはフラグということもある）を付加しているもので、送信側のデータ多重送受信機がデータを送信する際に、データ列の先頭部分にこのフレーム同期信号を付加して送信し、受信側のデータ多重送受信機が送信されたデータを受信した際に、データに付加されているフレーム同期信号を検出し、検出したフレーム同期信号を用いて送信側のデータ多重送受信機との間のフレーム同期を達成するようにしている。

## 【0003】

ところで、これらのデータ多重送受信機におけるフレーム同期信号の検出は、通常、データ多重送受信機のベースバンド信号処理部に設けられたフレーム同期信号検出部で行われる。この場合、フレーム同期信号検出部は、データを受信すると、その受信データの中から特定のビットパターンを有するフレーム同期信号を探索し、その探索によってフレーム内のフレーム同期信号の付加位置が確認されたとき、フレーム同期リンクが確立され、以後、確認したフレーム同期信号の付加位置に基づいてフレーム同期信号を抽出するようにしている。

## 【0004】

ここで、図2は、既知のデータ多重送受信機の要部構成の一例を示すブロック図である。

## 【0005】

図2に示されるように、データ多重送受信機20は、アンテナ21と、切替スイッチからなる送受信切替部22と、高周波信号（RF）送信部23<sub>1</sub>及び高周波信号（RF）受信部23<sub>2</sub>を有する高周波信号（RF）送受信部23と、ベースバンド信号を高周波信号に変換する変調回路部（MOD）24<sub>1</sub>及び高周波信号をベースバンド信号に変換する復調回路部（DEM）24<sub>2</sub>を有する変復調部（MODEM）24と、フレーム同期信号検出部25<sub>1</sub>を有し、ベースバンド信号を処理するベースバンド信号処理部25と、操作部26と、マイクロコンピュータ等からなり、データ多重送受信機20を統括制御する制御部（CPU）27

とからなっている。

【0006】

そして、送受信切替部 2 2 は、共通端がアンテナ 2 1 に接続され、一方の選択端が高周波信号送信部 2 3<sub>1</sub> の出力端に接続され、他方の選択端が高周波信号受信部 2 3<sub>2</sub> の入力端に接続され、制御端が制御部 2 7 に接続される。変調回路部 2 4<sub>1</sub> は、入力端がベースバンド信号処理部 2 5 の出力端に接続され、出力端が高周波信号送信部 2 3<sub>1</sub> の入力端に接続される。復調回路部 2 4<sub>2</sub> は、入力端が高周波信号受信部 2 3<sub>2</sub> の出力端に接続され、出力端がベースバンド信号処理部 2 5 の入力端に接続される。ベースバンド信号処理部 2 5 は制御部 2 7 に接続され、操作部 2 6 も制御部 2 7 に接続される。

【0007】

前記構成によるデータ多重送受信機 2 0 は、次のように動作する。

【0008】

このデータ多重送受信機 2 0 と相手側のデータ多重送受信機（図示なし）との間のデータ伝送は、送信データの送信タイミングと受信データの受信タイミングとが時分割的に交互に到来するように設定されている。

【0009】

そして、データ多重送受信機 2 0 は、データの送信タイミングになると、制御部 2 7 がベースバンド信号処理部 2 5 に送信データの形成を指令し、送受信切替部 2 2 を高周波信号送信部 2 3<sub>1</sub> 側に切替える。このとき、ベースバンド信号処理部 2 5 は、決められたフォーマットの packets データを構成し、その packets データを変調回路部 2 4<sub>1</sub> に供給する。変調回路部 2 4<sub>1</sub> は、供給された packets データを変調して送信用高周波信号に変換し、高周波信号送信部 2 3<sub>1</sub> に供給する。高周波信号送信部 2 3<sub>1</sub> は、供給された送信用高周波信号を送信レベルになるように電力増幅し、既に切替られている送受信切替部 2 2 を通してアンテナ 2 1 に供給し、無線信号として送信タイミング内に相手側のデータ多重送受信機に送信する。

【0010】

一方、データ多重送受信機 2 0 は、データの受信タイミングになると、制御部

27がベースバンド信号処理部25に受信データの処理を指令し、送受信切替部22を高周波信号受信部23<sub>2</sub>側に切替える。このとき、アンテナ21に受信データを含む無線信号が到来すると、高周波信号受信部23<sub>2</sub>は、アンテナ21から既に切替られている送受信切替部22を通して受信用高周波信号として受領し、その受信用高周波信号を所定レベルに増幅して復調回路部24<sub>2</sub>に供給する。復調回路部24<sub>2</sub>は、供給された受信用高周波信号を復調してベースバンド信号に変換し、パケットデータを形成する。このパケットデータは、ベースバンド信号処理部25に供給され、ベースバンド信号処理部25で正規の受信データであるか否かのチェック等の処理が行われた後、データが抽出され、そのデータが制御部27等に供給される。また、ベースバンド信号処理部25におけるフレーム同期信号検出部25<sub>1</sub>においては、前述のように、データを受信すると、その受信データの中から特定のビットパターンを有するフレーム同期信号を探索し、その探索によってデータ中のフレーム同期信号の付加位置を確認すると、フレーム同期リンクが確立され、以後、確認したフレーム同期信号の付加位置に基づいてフレーム同期信号を抽出し、抽出したフレーム同期信号が制御部27等に供給される。

## 【0011】

この後、データ多重送受信機20は、データの送信タイミングになると、再び前述の送信タイミングのときに行ったのと同じ処理が実行され、その後も、データの受信、データの送信が繰り返し実行される。

## 【0012】

## 【発明が解決しようとする課題】

前記既知のデータ多重送受信機20は、フレーム同期信号検出部25<sub>1</sub>においてフレーム同期信号を検出する際に、フレーム同期信号の検出精度を経験的に定めた検出精度（定常検出精度）に設定し、設定した定常検出精度によってフレーム同期信号リンクを確立するようにしている。

## 【0013】

フレーム同期信号の検出精度をこのような定常検出精度に設定した理由は、次の通りである。フレーム同期信号の検出精度を定常検出精度よりも高く設定した



場合、フレーム同期信号リンクの確立前（リンクトライ時）は、誤同期状態の発生が少なく、安定したリンク確立を達成することができるという長所があるものの、フレーム同期信号リンクの確立後は、データに重畳する僅かなノイズや外乱に基づく未検出が多く発生し、フレーム同期信号の検出率が低下するという短所がある。一方、フレーム同期信号の検出精度を定常検出精度よりも低く設定した場合、フレーム同期信号リンクの確立後は、データに重畳する僅かなノイズや外乱に基づく未検出の発生が低減し、フレーム同期信号の検出率が向上するという長所があるものの、フレーム同期信号リンクの確立前は、誤同期状態が頻繁に発生し、リンク確立を達成するのに長時間を要するという短所がある。

## 【0014】

ところで、前記既知のデータ多重送受信機20で用いているフレーム同期信号を検出する際の定常検出精度は、結果的に、フレーム同期信号の検出精度を定常検出精度よりも高くした場合の短所及びフレーム同期信号の検出精度を定常検出精度よりも低くした場合の短所をそれぞれ緩和するようにしたものであるが、これらの短所が完全に解消されているものではなく、依然として若干の短所が残存している。

## 【0015】

本発明は、このような技術的背景に鑑みてなされたもので、その目的は、フレーム同期信号リンクの確立前の誤同期状態の発生を少なくし、フレーム同期信号リンクの確立後のフレーム同期信号の検出率を向上するようにしたフレーム同期信号検出方式を提供することにある。

## 【0016】

## 【課題を解決するための手段】

前記目的を達成するために、本発明によるフレーム同期信号検出方式は、少なくとも高周波信号を送受信する送受信部と、高周波信号とベースバンド信号との間で相互変換する変復調部と、ベースバンド信号を処理するベースバンド信号処理部とからなり、ベースバンド信号処理部にフレーム同期信号検出部を有するものであって、フレーム同期信号検出部は、受信データに包含されるフレーム同期信号を検出する際に、フレーム同期リンクが確立される前のフレーム同期信号の

検出精度を高く設定し、フレーム同期リンクが確立され後のフレーム同期信号の検出精度を前記検出精度よりも低く設定している手段を備える。

## 【0017】

前記手段によれば、フレーム同期リンクが確立される前のフレーム同期信号の検出精度を高く設定することによって、誤同期状態の発生が少なく、安定したリンク確立を達成させることができ、また、フレーム同期リンクが確立され後のフレーム同期信号の検出精度を低く設定することによって、データに重畳する僅かなノイズや外乱に基づく未検出の発生が低減され、フレーム同期信号の検出率を向上させることができる。

## 【0018】

前記手段における好適例として、フレーム同期信号検出部は、受信データを一時格納するシフトレジスタと、フレーム同期信号を格納するフレーム同期信号格納部と、シフトレジスタから抽出したフレーム同期信号とフレーム同期信号格納部から出力されたフレーム同期信号の一致を検出する比較部と、比較部の一致出力をカウントするカウンタと、カウンタのカウンタ値によってフレーム同期信号の検出精度を高くまたは低く設定する検出精度設定部と、受信データから検出精度設定部で設定した検出精度によってフレーム同期信号を検出するフレーム同期信号検出信号出力部とを備えているものである。

## 【0019】

前記構成によれば、フレーム同期信号検出部によって前記手段が奏する機能を達成させる場合、フレーム同期信号検出部の構成手段を比較的簡単なものにすることができ、その結果、製造コストや占有容積が大きく増えることがない。

## 【0020】

## 【発明の実施の形態】

以下、本発明の実施の形態を図面を参照して説明する。

## 【0021】

図1は、本発明によるフレーム同期信号検出方式の一つの実施の形態を示すもので、データ多重送受信機のベースバンド信号処理部におけるフレーム同期信号検出部の要部構成を示すブロック図である。

## 【 0 0 2 2 】

なお、図 1 において、データ多重送受信機におけるベースバンド信号処理部以外の構成部分は、図 2 に図示された既知のデータ多重送受信機における同構成部分と殆んど同じであるので、図 1 における図示を省略している。

## 【 0 0 2 3 】

図 1 に示されるように、ベースバンド信号処理部 1 におけるフレーム同期信号検出部  $1_1$  は、シフト段数がサンプリングレート（データシフトクロック数）に等しい整数  $m$  段、整数  $n$  列を有し、受信したデータを順次シフトさせるシフトレジスタ（SR）2 と、シフトレジスタ 2 からの入力ビットと後述するフレーム同期信号発生部 4 からの入力ビットとの一致数を検出してその都度一致出力を発生する比較器（COMP）3 と、特定のビットパターン、例えば「0 1 1 1 1 1 1 0」からなるフレーム同期信号を発生するフレーム同期信号発生部 4 と、各フレーム毎に比較器 3 から供給される一致出力数をカウントする一致数カウンタ 5 と、一致数カウンタ 5 から供給されるカウント数に応じて、後述するフレーム同期信号出力部 7 のフレーム同期信号の検出精度を、高い検出精度または低い検出精度を選択設定する検出精度設定部 6 と、検出精度設定部 6 から供給される検出精度設定情報に従って受信データのフレーム同期信号を検出し、検出したフレーム同期信号をフレーム同期信号出力端子 8 に供給するフレーム同期信号出力部 7 とからなっている。なお、 $D_{00}$ 、 $D_{01}$ 、 $\dots$ 、 $D_{0(m-1)}$ 、 $D_{10}$ 、 $D_{11}$ 、 $\dots$ 、 $D_{1(m-1)}$ 、 $\dots$ 、 $D_{(n-1)0}$ 、 $D_{(n-1)1}$ 、 $\dots$ 、 $D_{(n-1)(m-1)}$  の中のビットデータ  $D_{00}$  と  $D_{(n-1)0}$  は、シフトレジスタ 2 の各段に収納されるデータビットを示すものである。

## 【 0 0 2 4 】

そして、フレーム同期信号検出部  $1_1$  において、シフトレジスタ 2 は、入力段が図 1 に図示されない前段の復調回路部の出力端に接続され、出力段が比較器 3 の第 1 入力端に接続される。比較器 3 は、第 2 入力端がフレーム同期信号格納部 4 の出力端に接続され、出力端が一致数カウンタ 5 の入力端に接続される。一致数カウンタ 5 は出力端がフレーム同期信号検出信号出力部 7 の入力端に接続される。フレーム同期信号検出信号出力部 7 は、制御端が検出精度設定部 6 の出力端

と一致数カウンタ 5 の出力端に接続され、出力端がフレーム同期信号検出信号出力端子 8 に接続される。

【 0 0 2 5 】

前記構成によるフレーム同期信号検出部 1<sub>1</sub> は、次のように動作する。

【 0 0 2 6 】

始めに、リンクトライ時の動作、すなわちフレーム同期リンクが確立するまでの動作について述べる。

【 0 0 2 7 】

いま、前段の復調回路部から受信データがフレーム同期信号検出部 1<sub>1</sub> に供給されると、その受信データは、シフトクロック信号により受信データの転送レート  $m$  倍のレートでサンプリングされ、シフトレジスタ 2 に順次収容される。このとき、比較部 3 は、シフトレジスタ 2 の出力段から順次出力されるビットパターンとフレーム同期信号発生部 4 から順次出力されるフレーム同期信号の特定のビットパターンとを順次ビット毎に比較し、そのビット比較により一致したビットがあったとき一方極性、例えば正極性の一致出力を発生し、一致しないビットであったとき他方極性、例えばゼロレベルの不一致出力を発生する。次いで、一致数カウンタ 5 は、受信データの 1 フレーム毎に一致出力の数をカウントし、そのカウント数をフレーム同期信号検出信号出力部 7 に供給する。フレーム同期リンクが確立前は、フレーム同期信号の付加位置が確認されていないことから、検出精度設定部 6 は定常検出精度よりも高い検出精度でフレーム同期信号を検出するような設定信号をフレーム同期信号検出信号出力部 7 に供給する。このとき、フレーム同期信号出力部 7 は、フレーム同期信号の検出精度が定常検出精度よりも高い検出精度に設定され、その高い検出精度で受信データの中からフレーム同期信号の検出を行い、その結果として、フレーム同期信号の付加位置が確認され、フレーム同期リンクが確立される。

【 0 0 2 8 】

次に、フレーム同期リンクが確立された後の動作について述べる。

【 0 0 2 9 】

前段の復調回路部から受信データがフレーム同期信号検出部 1<sub>1</sub> に供給される

と、その受信データは、シフトクロック信号により受信データの転送レートの $m$ 倍のレートでサンプリングされ、シフトレジスタ2に順次収容される点は前の場合と同じである。このとき、フレーム同期リンクが確立され、フレーム同期信号の付加位置が確認することができるので、比較部3は、確認したフレーム同期信号の付加位置のデータビットがシフトレジスタ2の出力段から順次出力されるタイミングで、シフトレジスタ2の出力段からのビットパターンとフレーム同期信号格納部4から順次出力される特定のビットパターンとを順次ビット毎に比較し、前の場合と同様に、そのビット比較により一致したビットがあったとき一方極性、例えば正極性の一致出力を発生し、一致しないビットであったとき他方極性、例えばゼロレベルの不一致出力を発生する。次いで、一致数カウンタ5は、受信データの1フレーム毎に一致出力の数をカウントし、そのカウント数を検出精度設定部6を供給する。検出精度設定部6は、フレーム同期リンクが確立されたことから、検出精度設定部6は定常検出精度よりも低い検出精度でフレーム同期信号を検出するような設定信号をフレーム同期信号検出信号出力部7に供給する。このとき、フレーム同期信号検出信号出力部7は、フレーム同期信号の検出精度が定常検出精度よりも低い検出精度に設定され、その低い検出精度により受信データの中からフレーム同期信号が検出され、検出されたフレーム同期信号は図1に図示されない制御部等に供給される。

【0030】

なお、この実施の形態における定常検出精度よりも高い検出精度とは、シフトレジスタの段数 $m$ を12とした場合、受信データの中のフレーム同期信号のビットパターンとフレーム同期信号発生部4に収納されたフレーム同期信号の特定のビットパターンとの間で、6つの連続したクロック数またはそれ以上の連続したクロック数において一致するような状態を意味するものであり、一方、定常検出精度よりも低い検出精度とは、シフトレジスタの段数 $m$ を12とした場合、受信データの中のフレーム同期信号のビットパターンとフレーム同期信号発生部4に収納されたフレーム同期信号の特定のビットパターンとの間で、3つの連続したクロック数または3の前後の連続したクロック数において一致するような状態を意味するものである。

【 0 0 3 1 】

このように、この実施の形態においては、フレーム同期リンクが確立される前のフレーム同期信号の検出精度を定常検出精度よりも高く設定し、一方、フレーム同期リンクが確立され後のフレーム同期信号の検出精度を定常検出精度よりも低く設定しているので、フレーム同期リンクが確立前、誤同期状態の発生を少なくして、安定したリンク確立が達成され、フレーム同期リンクの確立後、データに重畳する僅かなノイズや外乱に基づく未検出の発生が抑えられ、フレーム同期信号の検出率が向上する。

【 0 0 3 2 】

【発明の効果】

以上のように、本発明によれば、フレーム同期リンクが確立される前のフレーム同期信号の検出精度を高く設定することによって、誤同期状態の発生が少なく、安定したリンク確立を達成させることができ、また、フレーム同期リンクが確立され後のフレーム同期信号の検出精度を低く設定することによって、データに重畳する僅かなノイズや外乱に基づく未検出の発生が低減され、フレーム同期信号の検出率を向上させることができるという効果がある。

【図面の簡単な説明】

【図 1】

本発明によるフレーム同期信号検出方式の一つの実施の形態を示すもので、データ多重送受信機のベースバンド信号処理部におけるフレーム同期信号検出部の要部構成を示すブロック図である。

【図 2】

既知のデータ多重送受信機の要部構成の一例を示すブロック図である。

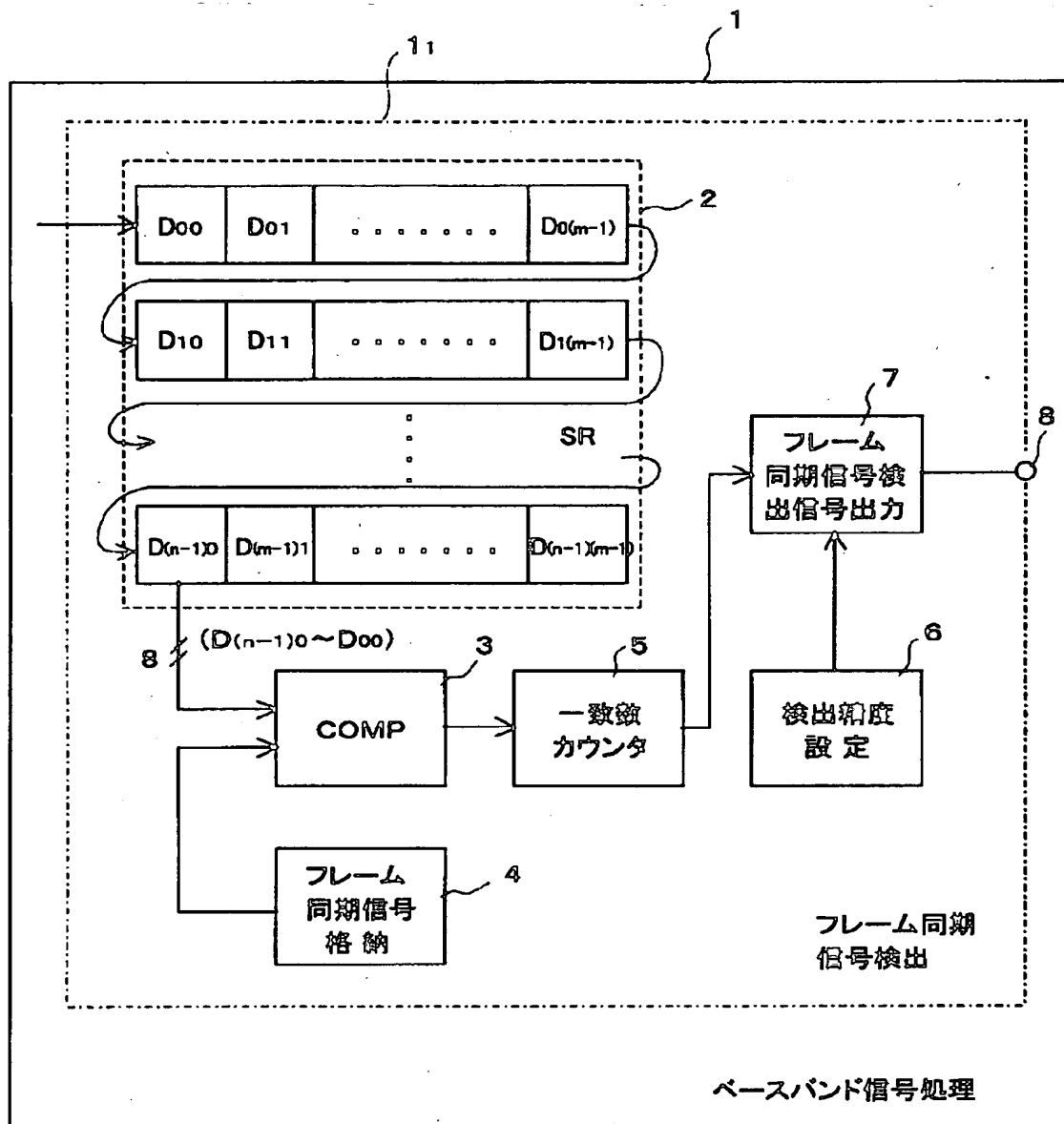
【符号の説明】

- 1    ベースバンド信号処理部
- 1<sub>1</sub>   フレーム同期信号検出部
- 2    シフトレジスタ
- 3    比較器 (COMP)
- 4    フレーム同期信号格納部

- 5 一致数カウンタ
- 6 検出精度設定部
- 7 フレーム同期信号検出信号出力部
- 8 フレーム同期信号出信号出力端子

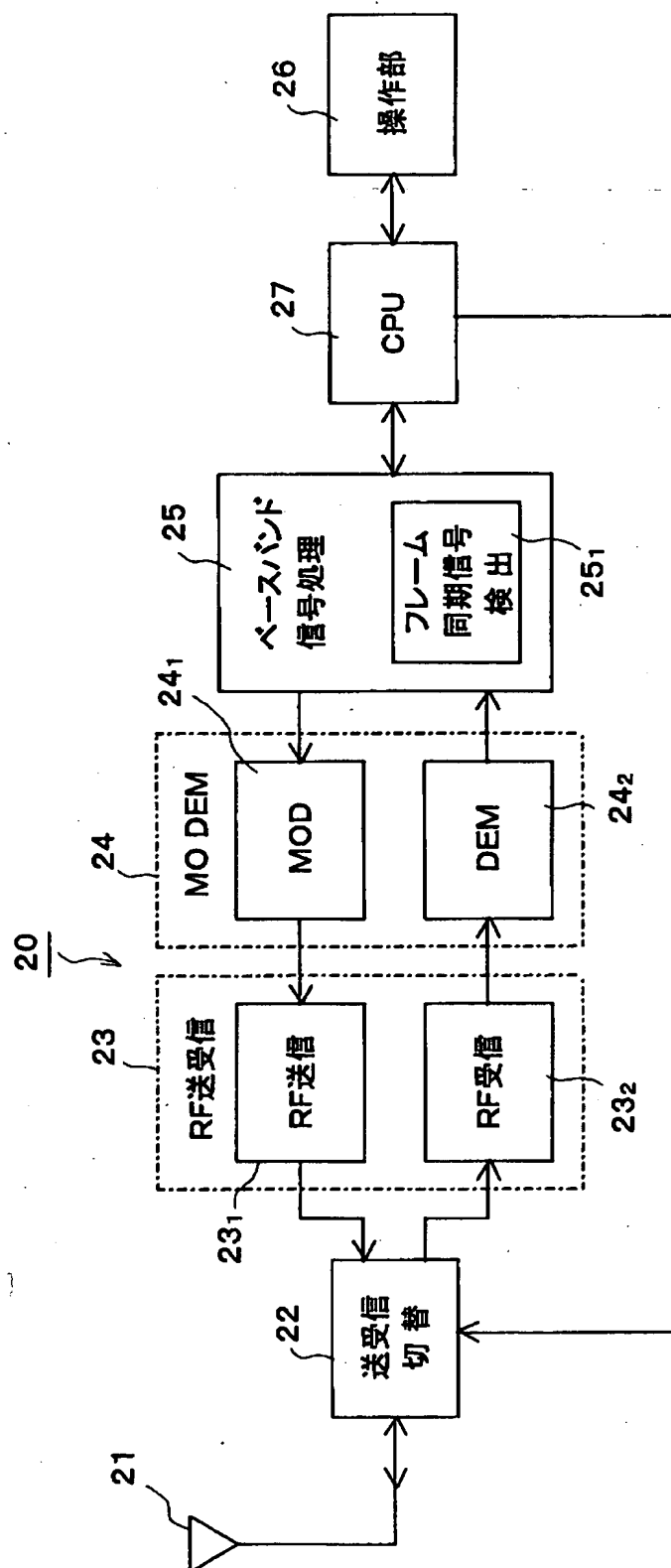
【書類名】 図面

【図 1】





【図 2】



【書類名】 要約書

【要約】

【課題】 フレーム同期信号リンクの確立前の誤同期状態の発生を少なくし、フレーム同期信号リンクの確立後のフレーム同期信号の検出率を向上するようにしたフレーム同期信号検出方式を提供する。

【解決手段】 少なくとも高周波信号を送受信する送受信部と、高周波信号とベースバンド信号との間で相互変換する変復調部と、ベースバンド信号を処理するベースバンド信号処理部 1 とからなり、ベースバンド信号処理部 1 にフレーム同期信号検出部 1<sub>1</sub> を有するデータ多重送受信機であって、フレーム同期信号検出部 1<sub>1</sub> は、受信データに包含されるフレーム同期信号を検出する際に、フレーム同期リンクが確立される前のフレーム同期信号の検出精度を定常検出精度よりも高く設定し、フレーム同期リンクが確立され後のフレーム同期信号の検出精度を定常検出精度よりも低く設定している。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000010098]

1. 変更年月日 1990年 8月27日

[変更理由] 新規登録

住 所 東京都大田区雪谷大塚町1番7号

氏 名 アルプス電気株式会社